DIALOG(R)File 351:Derwent WPI (c) 2005 Thomson Derwent. All rts. reserv.

012152822 **Image available** WPI Acc No: 1998-569734/199849 XRPX Acc No: N98-443373

Control circuit for vehicle - has two or more circuits each with its own microprocessor and with standby operation if one processor fails

Patent Assignee: ITT MFG ENTERPRISES INC (INTT); CONTINENTAL TEVES & CO

OHG AG (TEVE) Inventor: GIERS B

Number of Countries: 019 Number of Patents: 005

Patent Family:

Patent No Kind Date Applicat No Kind Date Week

DE 19717686 A1 19981029 DE 1017686 A 19970428 199849 B WO 9849038 A1 19981105 WO 98EP922 A 19980218 199850 EP 979189 A1 20000216 EP 98906959 A 19980218 200014

WO 98EP922 A 19980218

JP 2001522331 W 20011113 JP 98546517 A 19980218 200204

WO 98EP922 A 19980218

US 6410993 B1 20020625 WO 98EP922 A 19980218 200246 US 2000403876 A 20000306

Priority Applications (No Type Date): DE 1017686 A 19970428

Patent Details:

Patent No Kind Lan Pg Main IPC Filing Notes

DE 19717686 A1 5 B60R-016/02 WO 9849038 A1 G B60T-008/88

Designated States (National): JP US

Designated States (Regional): AT BE CH DE DK ES FI FR GB GR IE IT LU MC

NL PT SE

EP 979189 A1 G B60T-008/88 Based on patent WO 9849038

Designated States (Regional): DE FR GB

JP 2001522331 W 13 B60T-008/88 Based on patent WO 9849038 US 6410993 B1 B60L-001/00 Based on patent WO 9849038

Abstract (Basic): DE 19717686 A

The safety system of the vehicle, e.g. the brake system, is controlled by at least two separate circuits each with its own microprocessor (1,2). Each circuit is a complete entity with a dedicated power supply, microprocessor, actuators etc. The circuits are linked by data links (11) to enable one microprocessor to take over the overall control if the other microprocessor has a fault.

The microprocessors operate on the input data in a redundant manner and compare the various outputs to determine if there is a fault. If a fault is detected the corresponding microprocessor is isolated and the entire system switches to the standby mode.

USE - Control circuit with microprocessor used in vehicle.

ADVANTAGE - Failsafe control.

Dwg. 1/1

Title Terms: CONTROL; CIRCUIT; VEHICLE; TWO; MORE; CIRCUIT; MICROPROCESSOR; STANDBY; OPERATE; ONE; PROCESSOR; FAIL

Derwent Class: P42; Q12; Q13; Q14; Q17; Q18; T01; X22

International Patent Class (Main): B60L-001/00; B60R-016/02; B60T-008/88

International Patent Class (Additional): B05B-009/03; B60G-017/00;

B60K-028/16; B60T-008/32; B60T-008/60; B60T-013/66

File Segment: EPI; EngPI
Manual Codes (EPI/S-X): T01-J07C; X22-C02C1; X22-C02C3
?



BUNDESREPUBLIK DEUTSCHLAND

Offenlegungsschrift DE 197 17 686 A 1



PATENTAMT

- (2) Aktenzeichen:
- ② Anmeldetag:
- (3) Offenlegungstag:
- 197 17 686.0
- 28. 4.97
- 29. 10. 98

(5) Int. Cl.6:

B 60 R 16/02 B 05 B 9/03

B 60 K 28/16 B 60 G 17/00 B 60 T 8/32

B 60 T 13/66 B 60 T 8/88

B 60 T 8/60

(7) Anmelder:

ITT Mfg. Enterprises, Inc., Wilmington, Del., US

(74) Vertreter:

Blum, K., Dipl.-Ing., Pat.-Ass., 65779 Kelkheim

② Erfinder:

Giers, Bernhard, 60320 Frankfurt, DE

Für die Beurteilung der Patentfähigkeit in Betracht zu ziehende Druckschriften:

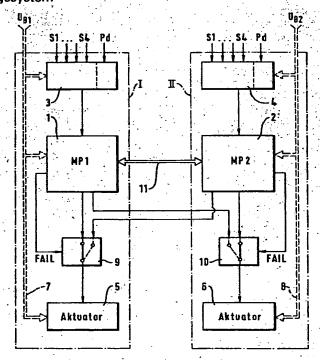
DE	37 31 142 C2
DE	30 24 370 C3
DE	196 31 309 A1
DE	195 29 434 A1
DE	195 09 150 A1
DE	43 41 082 A1
DE	42 12 337 A1
DE	42 01 577 A1
DE	41 37 124 A1
DE	41 24 987 A1
DE	41 01 598 A1
DE	38 25 280 A1
DE	37 25 750 A1
DE	32 25 455 A1

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen

Schaltungsanordnung für ein Kraftfahrzeug-Regelungssystem

Eine Schaltungsanordnung für ein sicherheitskritisches Regelungssystem, wie ABS, ASR, ASMS, Brake-by-wire etc. ist zwei- oder mehrkreisig aufgebaut, wobei jeder Kreis (I, II) ein komplettes Mikroprozessorsystem (1, 2) enthält, welches die Eingangsdaten redundant verarbeitet und beim Auftreten eines Fehlers bzw. einer Abweichung zwischen den redundant gewonnenen Datenverarbeitungsergebnissen ein Fehlererkennungssignal (FAIL) liefert. Bei Fehlererkennung erfolgt ein Übergang in eine Notlauffunktion, in der entweder ein Kreis abgeschaltet oder die Aktuatorbetätigung (5, 6) beider Kreise (I, II) von dem intakten Mikroprozessorsystem (1 oder 2) übernommen wird.

Die beiden Systeme sind mit eigener Peripherie, bestehend aus Signalerfassung (3, 4), Aktuatorbetätigung (5, 6) und Energieversorgung (7, 8), ausgerüstet.



Beschreibung

Die Erfindung bezieht sich auf eine Schaltungsanordnung, die ganz allgemein für ein Kraftfahrzeugregelungssystem und insbesondere für sicherheitskritische Regelungen. wie ABS, ASR, ASMS, Brake-by-wire, Fahrwerksregelungen etc., vorgesehen ist.

Zu den sicherheitskritischen Regelungen dieser Art zählen u. a. die in die Bremsenfunktion eines Kraftfahrzeugs eingreifenden Regelungssysteme, die in großer Anzahl und großer Vielfalt auf dem Markt sind. Beispiele hierfür sind die Antiblockiersysteme (ABS), Antriebsschlupfregelungssysteme (ASR), Fahrstabilitätsregelungen (FDR, ASMS), Fahrwerksregelungssysteme etc. Ein Ausfall eines solchen Regelungssystems führt zur Gefährdung der Fahrstabilität 15 des Fahrzeugs. Daher wird die Funktionsfähigkeit der Systeme ständig überwacht, um beim Auftreten eines Fehlers die Regelung abschalten oder in einen für die Sicherheit weniger gefährlichen Zustand umschalten zu können.

Noch kritischer sind Bremssysteme bzw. Kraftfahrzeug-Regelungssysteme, bei denen bei Ausfall der Elektronik keine Umschaltung auf ein mechanisches oder hydraulisches System möglich ist. Hierzu zählen Bremssystemkonzepte, wie "Brakeby-wire", die voraussichtlich in der Zukunft noch an Bedeutung gewinnen werden; die Bremsenfunktion ist bei solchen Systemen auf eine intakte Elektronik angewiesen.

Ein Beispiel für eine Schaltungsanordnung oder ein Microprozessorsystem zur Steuerung und Überwachung einer blockiergeschützten Fahrzeugbremsanlage ist aus der 30 DE 32 34 637 C2 bekannt. Es werden die Eingangsdaten zwei identisch programmierten Microcomputern parallel zugeführt und synchron verarbeitet. Die Ausgangssignale und Zwischensignale der beiden Microcomputern werden mit Hilfe von redundanten Vergleichern auf Übereinstimmung geprüft. Wenn die Signale voneinander abweichen, wird über eine ebenfalls redundant ausgelegte Schaltung die Regelung abgeschaltet.

Nach einem anderen, aus der DE 41 37 124 A1 bekannten System, werden die Eingangsdaten ebenfalls zwei Microcomputern parallel zugeführt, von denen jedoch nur einer die vollständige, aufwendige Signalverarbeitung ausführt. Der zweite Microcomputer dient vornehmlich zur Überwachung, weshalb die Eingangssignale mit Hilfe vereinfachter Regelalgorithmen und vereinfachter Regelpilosophie weiterverarbeitet werden können. Die vereinfachte Datenverarbeitung reicht zur Erzeugung von Signalen aus, die durch Vergleich mit den in dem aufwendigeren Microcomputer verarbeiteten Signalen Rückschlüsse auf den ordnungsgemäßen Betrieb des Systems zulassen. Durch die Verwendung eines Prüf-Microcomputers geringerer Leistungsfähigkeit läßt sich der Herstellungsaufwand im Vergleich zu einem System mit zwei vollständigen, aufwendigen Microcomputern gleicher Leistung reduzieren.

Aus der DE 43 41 082 A1 ist bereits ein Mikroprozessor- 55 system bekannt, das insbesondere für das Regelsystem einer blockiergeschützten Bremsanlage vorgesehen ist. Dieses bekannte System, das auf einem einzigen Chip untergebracht werden kann, enthält zwei Zentraleinheiten, in denen die Eingangsdaten parallel verarbeitet werden. Die Festwert- 60 und die Schreib-Lese-Speicher, die an die beiden Zentraleinheiten angeschlossen sind, enthalten zusätzliche Speicherplätze für Prüfinformationen und umfassen ieweils einen Generator zur Erzeugung von Prüfinformationen. Die Ausgangssignale eines der beiden Zentraleinheiten werden 65 zur Erzeugung der Steuersignale weiterverarbeitet, während die andere als passive Zentraleinheit lediglich zur Überwachung der aktiven Zentraleinheit dient.

Schließlich ist aus der DE 195 29 434 A1 ein Mikroprozessorsystem bekannt, bei dem auf einem oder auf mehreren Chips zwei synchron betriebene Zentraleinheiten angeordnet sind, die die gleichen Eingangsinformationen erhalten und das gleiche Programm abarbeiten. Die beiden Zentraleinheiten sind über separate Bus-Systeme an die Festwertund an die Schreib-Lese-Speicher sowie an Eingabe- und Ausgabeeinheiten angeschlossen. Die Bus-Systeme sind untereinander durch Bypässe verbunden, die den beiden Zentraleinheiten ein gemeinsames Lesen und Abarbeiten der zur Verfügung stehenden Daten, einschließlich der Prüfdaten oder Redundanzdaten, und der Befehle ermöglichen. Dieses bekannte, auf redundante Datenverarbeitung beruhende System ermöglicht eine Einsparung von Speicherplätzen, was wiederum zu einer Reduzierung des Herstellungsaufwandes fiihrt

Alle vorgenannten Systeme beruhen grundsätzlich auf dem Vergleich redundant verarbeiteter Daten und der Erzeugung eines Fehlersignals, wenn Abweichungen zwischen den Datenverarbeitungsergebnissen oder -zwischenergebnissen auftreten. Bei Fehlererkennung, d. h. bei Auftreten eines Fehlers oder Ausfall eines Systems, wird dann die Regelung abgeschaltet. In keinem Fall ist eine Notlauffunktion, nämlich eine Fortsetzung der Regelung nach dem Auftreten des Fehlers, möglich, weil bei der beschriebenen Art der Fehlererkennung nicht festgestellt werden kann, welches System noch intakt ist. Eine Notlauffunktion auf Basis solcher bekannten Schaltungen wäre grundsätzlich nur durch Verdoppelung der redundanten Systeme in Verbindung mit einem Identifizieren und Abschalten der Fehlerquelle denkbar.

BEST AVAILABLE COF

Der vorliegenden Erfindung liegt nun die Aufgabe zugrunde, eine Schaltungsanordnung zu entwickeln, die im Vergleich zu den beschriebenen bekannten Verfahren höchstens geringen Mehraufwand erfordert und die dennoch beim Auftreten eines Fehlers einen Übergang in eine Notlauffunktion zuläßt.

Es hat sich herausgestellt, daß diese Aufgabe durch die im Anspruch 1 beschriebene Schaltungsanordnung gelöst werden kann. Nach den kennzeichnenden Merkmalen der Erfindung ist die Schaltungsanordnung zwei- oder mehrkreisig aufgebaut, wobei jeder Kreis ein komplettes Mikroprozessorsystem enthält, welches die Eingangsdaten oder Eingangsinformationen verarbeitet und bei Auftreten eines Fehlers ein Fehlererkennungssignal liefert; bei Fehlererkennung erfolgt dann ein Übergang in eine Notlauffunktion.

Nach einem besonders vorteilhaften Ausführungsbeispiel der Erfindung werden in jedem Mikroprozessorsystem die Eingangsdaten dieses Systems redundant verarbeitet und die Datenverarbeitungsergebnisse oder Zwischenergebnisse verglichen, und es wird beim Auftreten von Abweichungen zwischen den Ergebnissen das Fehlererkennungssignal erzeugt.

Die erfindungsgemäße Schaltungsanordnung läßt sich sehr einfach auf Basis bekannter Schaltungen, z. B. der zuvor geschilderten bekannten Systeme oder Schaltungen, die ein Fehlererkennungssignal liefern, realisieren. Wichtig ist, daß nicht nur das Auftreten eines Fehlers signalisiert wird, sondern daß auch erkennbar ist, welches System oder welcher Kreis fehlerbehaftet bzw. weiterhin intakt ist.

Nach einem weiteren Ausführungsbeispiel der Erfindung werden jedem Kreis oder Mikroprozessorsystem nur die für den betreffenden Kreis benötigten Eingangsdaten zugeführt. Bei Ausfall des Kreises und Übergang in die Notlauffunktion fällt dann der Kreis, in dem der Fehler auftrat, aus. Die Aktuatoren des betreffenden Kreises werden nicht mehr angesteuert. Handelt es sich beispielsweise um eine Kraftfahrzeug-Bremsanlage mit diagonaler Bremsaufteilung, genügt es, in der Notlauffunktion die Bremsen eines Kreises zu betätigen. Es entsteht die gleiche Situation wie beim Ausfall eines hydraulischen Bremskreises einer bekannten, zweikreisigen Bremsanlage mit diagonaler Aufteilung.

Eine alternative Ausführungsart der Erfindung besteht 5 darin, daß jedem Kreis oder jedem Mikroprozessorsystem alle Eingangsdaten direkt oder über Kommunikationseinheiten, die die einzelnen Mikroprozessorsystemen verbinden, zugeführt werden und daß bei Ausfall eines Kreises durch Anschalten der Aktuatorbetatigung an einen der intakten Kreise die Aktuatoransteuerung in der Notlauffunk-

tion ohne Einschränkungen fortgesetzt wird.

Auch hat es sich als zweckmäßig erwiesen, die erfindungsgemäße Schaltungsanordnung für eine Kombination von mehreren Kraftfahrzeug Regelungssystemen, wie Bra- 15 ke-by-wire, ABS, ASR, ASMS etc., auszulegen, wobei die Notlauffunktion entweder die Aufrechterhaltung des Betriebs aller Regelungssysteme oder nur die Aufrechterhaltung des Betriebs ausgewählter Regelungsfünktionen, z. B. besonders sicherheitskritischer Funktionen, erfaßt. Dabei ist 20 es vorteilhaft, wenn im Fehlerfall diese speziellen Funktionen durch die intakten Kreise übernommen werden.

Einige weitere Ausführungsbeispiele sind in den Unteran-

sprüchen beschrieben.

Aus der beigefügten Abbildung, die in schematisch ver- 25 einfachter Darstellung die wichtigsten Komponenten einer Schaltungsanordnung nach der Erfindung wiedergibt, und aus der folgenden Erläuterung gehen weitere Einzelheiten der Erfindung sowie der prinzipielle Aufbau und die Wirkungsweise einer Schaltungsanordnung nach der Erfindung 30 hervor.

Die dargestellte Schaltungsanordnung ist beispielsweise zur Steuerung und Regelung einer blockiergeschützten Kraftfahrzeug-Bremsanlage und insbesondere einer rein elektrischen, nach dem Brake-by-Wire-Konzept aufgebau- 35 ten Bremsanlage geeignet. Eine Abschaltung der Elektronik und "Rückfall" in eine (hydraulische oder mechanische) Grundfunktion ist bei solchen Bremsanlagen, die rein elektrisch funktionieren, prinzipbedingt nicht möglich. Beim Auftreten eines Fehlers ist folglich eine Notlauffunktion, die 40 eine weitere Bremsbetätigung zuläßt, unbedingt notwendig.

Die wiedergegebene Schaltungsanordnung besteht im Prinzip aus zwei vollständigen, voneinander unabhängigen Kreisen I, II mit den Mikroprozessorsystemen 1, 2, zu denen jeweils auch eine Eingangsdaten oder Eingangsinformationen aufnehmende und erfassende Schaltung 3, 4 sowie eine die Ausgangssignale der Mikroprozessorsysteme 1, 2 auswertende Aktuatorbetätigung 5, 6 gehören. Ein weiterer, nicht verzichtbarer Bestandteil der erfindungsgemäßen Schaltungsanordnung ist die individuelle Energieversorgung 7, 8, die hier als Zuführungsleitung zu den einzelnen Komponenten der beiden dargestellten Kreise I, II oder Mikroprozessorsystemen 1, 2 durch gestrichelte Doppellinie symbolisiert ist.

Die zusammen einen Kreis I, II bildenden Komponenten 55 der erfindungsgemäßen Schaltungsanordnung sind in der Abbildung durch einen strich-punktierten Rahmen zusammengefaßt. Jeder Kreis I, II enthält ein komplettes Mikroprozessorsystem, einschließlich der Peripherie. Zum Kreis I gehören folglich die Komponenten 1, 3, ein Umschalter 9 60 und die Energieversorgung 7, zum Kreis II die Komponenten 2, 4, ein Umschalter 10 und die Energieversorgung 8. Bei einer Bremsanlage werden zweckmäßigerweise die beiden Kreise I, II jeweils zur Steuerung der Bremsen einer Fahrzeugdiagonalen zugeordnet.

Bei einer Kraftfahrzeug-Bremsanlage liefern die Radsensoren die wichtigsten Eingangsgrößen des Regelungssystems. Folglich dienen die Eingangsschaltungen 3, 4 zur Erfassung der Radsensordaten. Als Aktuatoren kommen Ventile oder, bei einem Brake-by-wire-Konzept, Elektromotoren, die die einzelnen Radbremsen betätigen, in Frage. Zur Versorgung mit elektrischer Energie können die Quellen 7, 8 sogar aus getrennten Fahrzeug-Batterien U_{B1}, U_{B2} oder aus getrennten Batteriezellen versorgt werden.

Die Signalwege oder Datenwege von den Mikroprozessorsystemen 1 und 2 zu den zugehörigen Aktuatorbetätigungen 5, 6 führen nach der Darstellung jeweils über einen der Umschalter 9, 10. In der Ruhestellung des Umschalters ist die Verbindung von dem Mikroprozessorsystem 1, 2 zu der zugehörigen Aktuatorbetätigung 5, 6 geschlossen. Beim Auftreten eines Fehlererkennungssignals FAIL, das der fehlerbehaftete Kreis bzw. das Mikroprozessorsystem 1 oder 11, in dem der Fehler auftritt, ausgibt, wird der Umschalter 9 oder 10 in seine zweite Schaltposition umgelegt, in der die Ansteuerung der Aktuatoren des defekten Kreises I oder II von dem intakten Kreis II oder I übernommen wird. Werden dem intakten Mikroprozessorsystem alle Eingangsdaten zugeführt, kann auch nach der Umlegung des Umschalters 9 oder 10 und damit nach dem Übergang in die Notlauffunktion die Bremsenbetätigung uneingeschränkt fortgesetzt werden.

Die Anschlüsse S1 bis S4 der Signalerfassung 3, 4 symbolisieren die Eingänge zur Aufnahme der Radsensordaten. Ein Eingang Pd dient bei einem Brake-by-wire-Konzept zur Entgegennahme der Bremspedal-Betätigungsdaten.

Ein eindeutiges Fehlererkennungssignal läßt sich bekanntlich bei Verwendung eines Mikroprozessorsystems mit redundanter Signalverarbeitung durch Vergleich der Datenverarbeitungsergebnisse oder -zwischenergebnisse erzeugen. Beim Vorliegen eines Fehlers ist die Übereinstimmung nicht mehr gegeben. Dieses Signal wird erfindungsgemäß zum Umschalten in die Notlauffunktion ausgewertet:

Die zu den Kreisen I, II gehörenden Mikroprozessorsysteme 1, 2 sind durch eine Kommunikation-Einrichtung 11 miteinander verbunden. Über diesen Weg besteht ein Datenaustausch, der sicherstellt, daß alle Eingangsdaten und auch Zwischenergebnisse der Datenverarbeitung in beiden Mikroprozessorsystemen 1, 2 verarbeitet und ausgewertet werden können. Ist eine solche Kommunikations-Einrichtung vorhanden,genügt es, den beiden Eingangsdaten-Erfassungseinrichtungen 3, 4 nur die für den jeweiligen Kreis I oder II benötigten Daten zuzuführen. Über diese Kommunikations-Einrichtung 11 können außerdem in bekannter Weise vielfältige Überwachungsmaßnahmen realisiert werden

Ein wesentlicher Vorteil der erfindungsgemäßen Schaltungsanordnung besteht darin, daß diese aus zwei gleichartigen Kreisen I, II mit redundanter Datenverarbeitung besteht. Jeder Kreis I oder II kann für ein Regelungssystem eingesetzt werden, bei dem im Fehlerfall bei Abschaltung der Elektronik oder der Aktuatorbetätigung eine mechanische oder hydraulische Notlauffunktion gegeben ist. Bei dem beschriebenen Ausführungsbeispiel der Erfindung, das ein elektrisch zweikreisiges System I, II darstellt, wird beim Auftreten eines Fehlers entweder ein Kreis I oder II abgeschaltet oder die Aktuatorbetätigung dieses Kreises von dem intakten Kreis übernommen. Beide Maßnahmen führen zu einer Notlauffunktion; die erste Maßnahme zu einer Notlauffunktion unter Inkaufnahme eine Bremswegverlängerung etc., während die zweite Maßnahme die Bremsenfunktion uneingeschränkt aufrechterhält und lediglich die Funktionssicherheit beim (relativ unwahrscheinlichen) Auftreten noch weiterer Fehler beeinträchtigt und damit das Sicherheitsniveau reduziert.

Es ist grundsätzlich auch möglich, die Übernahme der Aktuatorbetätigung als Folge einer Fehlererkennung auf besonders kritische Regelungsfunktionen zu beschränken. Dies ist insbesondere dann zweckmäßig, wenn die beschriebene Schaltungsanordnung eine Kombination mehrerer, sicherheitskritischer und weniger sicherheitskritischer Regelungssysteme oder Regelungsfunktionen umfaßt. Während des Notlaufs sollte dann zumindest eine konventionelle oder Standardbremsfunktion gewährleistet sein.

Das Betätigen der Umschalter 9, 10, die durch Hardwareaber auch durch Software realisiert werden können, setzt die
Fehlererkennung und Identifikation der Fehlerquelle oder 10
des Fehlerortes voraus. Grundsätzlich ist es möglich, das
Umschalten von einer Majoritätsentscheidung abhängig zu
machen, wenn die Datenverarbeitung auf mehr als zwei
(redundanten) Wegen erfolgt. Im beschriebenen Beispiel
werden in jedem der beiden Mikroprozessorsystemen 1, 2 15
die Daten redundant verarbeitet, so daß jedes System allein
zur Fehlererkennung und -signalisierung in der Lage ist. Es
genügt zu wissen, in welchem Kreis oder Mikroprozessorsystem der Fehler auftritt.

Patentansprüche

1. Schaltungsanordnung für ein Kraftfahrzeug-Regelungssystem, insbesondere für sicherheitskritische Regelungen, wie ABS, ASR, ASMS, Brake-by-wire etc., dadurch gekennzeichnet, daß diese zwei- oder mehrkreisig aufgebaut ist, daß jeder Kreis (I, II) ein komplettes Mikroprozessorsystem (1, 2) enthält, welches die Eingangsdaten bzw. Eingangsinformationen verarbeitet und bei Auftreten eines Fehlers ein Fehlerkennungssignal (FAIL) liefert, und daß bei Fehlerekennung ein Übergang in eine Notlauffunktion erfolgt.

2. Schaltungsanordnung nach Anspruch 1, dadurch gekennzeichnet, daß die einzelnen Mikroprozessorsysteme (1, 2) die Eingangsdaten bzw. -informationen 35 redundant verarbeiten und beim Auftreten einer Abweichung zwischen den redundant gewonnenen Datenverarbeitungsergebnissen und/oder -zwischenergebnissen das Fehlererkennungssignal (FAIL) hervorrufen.

3. Schaltungsanordnung nach Anspruch 1 oder 2, dadurch gekennzeichnet, daß den Mikroprozessorsystemen (1, 2) jeweils nur die für die betreffenden Kreise (I, II) benötigten Eingangsdaten oder -informationen zugeführt werden.

4. Schaltungsanordnung nach Anspruch 1 oder 2, dadurch gekennzeichnet, daß jedem Mikroprozessorsystem (1, 2) die für die gesamte Regelung benötigten Eingangsdaten oder – informationen zugeführt werden.

5. Schaltungsanordnung nach einem oder mehreren der Ansprüche 1 bis 4, dadurch gekennzeichnet, daß 50 die Mikroprozessorsysteme (1, 2) der einzelnen Kreise (I, II) durch Kommunikationseinheiten oder Datenaustauscheinheiten (11) untereinander verbunden sind.

6. Schältungsanordnung nach einem oder mehreren der Ansprüche 1 bis 5, dadurch gekennzeichnet, daß jeder Kreis (I, II) bzw. jedes Mikroprozessorsystem (1, 2) mit eigener Peripherie, nämlich mit eigener Energieversorgung (7, 8), eigener Eingangsdaten bzw. Signalerfassung (3, 4) und/oder mit eigener Ausgangssignalauswertung oder Aktuatorbetätigung (5, 6) ausgerüstet 60 ist

7. Schaltungsanordnung nach einem oder mehreren der Ansprüche 1 bis 6, dadurch gekennzeichnet, daß der Übergang in die Notlauffunktion durch Abschalten des fehlerhaften Kreises (I oder II) erfolgt.

8. Schaltungsanordnung nach einem oder mehreren der Ansprüche 1 bis 7, dadurch gekennzeichnet, daß der Übergang in die Notlauffunktion durch Abschalten des fehlerhaften Kreises (I oder II) und Anschalten bzw. Übernahme der Ausgangssignalauswertung oder Aktuatorbetätigung (6 oder 5) durch einen intakten Kreis erfolgt.

9. Schaltungsanordnung nach einem oder mehreren der Ansprüche 1 bis 8, dadurch gekennzeichnet, daß bei einem Fehler im Eingangsbereich, bei der Sensorsignalauswertung (3, 4) etc. eine gemeinsame Nutzung bzw. Auswertung der korrekten Eingangsdaten durch alle Mikroprozessorsysteme (I, II) erfolgt

10. Schaltungsanordnung nach einem oder mehreren der Ansprüche 1 bis 9, dadurch gekennzeichnet, daß diese zwei kompletten Mikroprozessorsysteme (1, 2) mit eigener Peripherie umfaßt und zur Steuerung und oder Regelung einer Kraftfahrzeug-Bremsanlage vorgesehen ist und daß jeder Kreis die Bremsen einer Fahrzeug-Diagonalen oder einer Fahrzeugachse ansteuert:

11. Schaltungsanordnung nach einem oder mehreren der Ansprüche 1 bis 10, dadurch gekennzeichnet, daß diese für mehrere oder eine Kombination von Kraftfahrzeug-Regelungssystemen, wie Brake-by-wire, ABS, ASR, ASMS etc., ausgelegt ist und daß die Notlauffunktion die Aufrechterhaltung des Betriebs aller Regelungssysteme erfaßt.

12. Schaltungsanordnung nach einem oder mehreren der Ansprüche 1 bis 10, dadurch gekennzeichnet, daß diese für mehrere oder eine Kombination von Kraftfahrzeug-Regelungssystemen ausgelegt ist und daß die Notlauffunktion auf die Aufrechterhaltung des Betriebs ausgewählter Regelungsfunktionen, z. B. besonders sicherheitskritischer Funktionen, beschränkt ist.

Hierzu 1 Seite(n) Zeichnungen

BEST AVAILABLE COPY

Leerseite -



